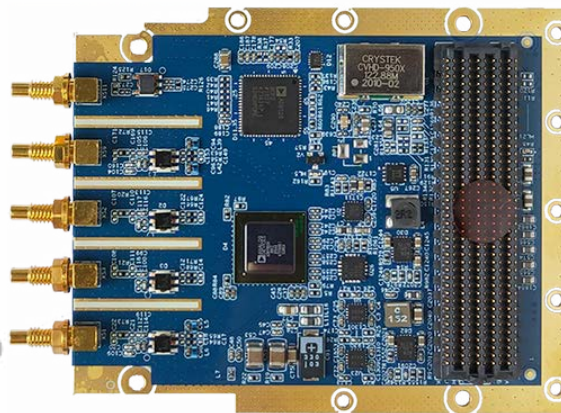


QT7509RF

双通道射频收发 FMC 子卡

产品手册

Ver 2020.07.07



简介

QT7509RF 是一款基于 ADRV9009 芯片高集成度射频收发器，提供双通道发射器和接收器、集成式频率合成器以及数字信号处理功能。满足 3G、4G 和 5G 宏蜂窝时分双工 (TDD) 基站应用要求。接收路径由两个独立的宽带宽、直接变频接收器组成，具有一流的动态范围。该器件还支持用于 TDD 应用的宽带宽、时间共享观测路径接收器 (ORx)。完整的接收子系统拥有自动和手动衰减控制、直流失调校正、正交误差校正 (QEC) 和数字滤波功能。还集成了多种辅助功能，比如模数转换器 (ADC)、数模转换器 (DAC)、用于功率放大器 (PA) 的通用输入 / 输出 (GPIO) 以及 RF 前端控制。

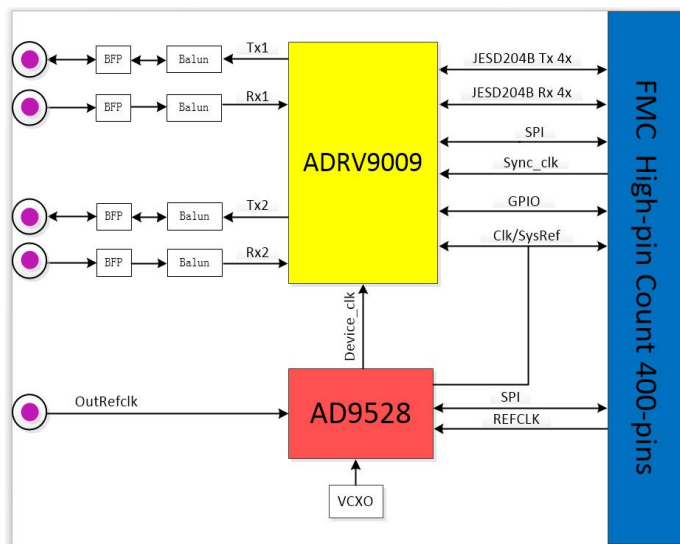
QT7509RF 除自动增益控制 (AGC) 之外，板卡还具有灵活的外部增益控制模式，且在动态设置系统级增益方面具有极大的灵活性。接收信号通过具有固有抗混叠特性的一组四个高动态范围、连续时间 Σ - Δ ADC 实现数字化。相比传统的中频 (IF) 接收器时，直接变频架构组合不会出现带外镜像混叠，可降低对 RF 滤波器的要求。

发射器采用创新的直接变频调制器，可实现高调制精度和极低的噪声。观测接收器路径由一个宽带宽、直接变频接收器组成，具有一流的动态范围。

应用

- 软件无线电
- 宽带 MIMO 应用
- 宏蜂窝时分双工 (TDD) 基站
- (雷达 / 声纳) 电子战
- 仪器仪表和测量
- 信号智能检测

原理框图



客户价值

- 快速交付
- 可维护性好
- 易于集成
- 高速高精度选择

产品特性

- 5 个 SSMC 的连接器，其中 2 个为 RX 输入；2 个为 TX 输出；一个为外部参考时钟输入 (CLK)
- 双发射器
- 双接收器
- 双输入共享观察接收器
- 最大接收器带宽：200 MHz
- 最大可调谐发射器合成带宽：450 MHz
- 最大观察接收器带宽：450 MHz
- 全集成的小数 N 射频合成器
- 全集成的时钟合成器
- 适用于射频 LO 和基带时钟的多芯片相位同步
- JESD204B 数据路径接口
- 调谐范围：75 MHz 至 6000 MHz
- 工作温度：商业级 0°C ~ +70°C，工业级 -40°C ~ +85°C

功能实现

FMC 子卡基于 ADRV9009 实现。板上提供高性能时钟方案，子卡上提供 30.72MHz 的 TCXO 作为系统时钟源，提供给高性能 PLL，PLL 的输出低相噪时钟和同步信号，同时提供中频收发器和连接到 FMC 插座的 FPGA 作为参考，如果需要更精确的时钟源，子卡也可以通过后面板的 MMCX 接插件，由外部 (信号源 / 频谱仪参考输出等) 输入 30.72MHz 的参考时钟。另外，如果需要多块子卡实现多通道收发并要求同步，也可以由载板 (包含 FPGA 和同步时钟源的板卡) 统一通过 FMC 接插件下发同步时钟，达到多子卡同步的目的。

目前版本子卡以实现极限性能为目标，着重优化宽带内信号收发指标。对于需要大的发射功率和更大的接收动态范围，或者特定频带内的确定应用，可以选用合适的滤波器、功放以及变频模块满足其他指标要求，也可以提出具体需求，配合子卡定制集成度更高的一体化产品，简化应用方式，节省空间。

子卡面向软件无线电市场，降低了客户对于子卡应用的技术投入成本，搭配 FMC 子卡，会提供与之配套的特定载板 (载板作为可选件，可提供多种级别的 FPGA/SoC 方案) 的软件，经过简单修改，可以方便的移植到类似载板的应用系统中，可以高度定制子卡的应用频段，信号功率，带宽等关键参数。若选用成熟的子卡和载板搭配，可以同时提供定制散热及外壳，直接形成硬件平台产品，客户只需要关注自有产权关键技术，解决关键路径问题。这样能够帮助客户以最快的速度将产品推向市场。

其他支持

- 提供 Verilog bit 文件
- JESD204B Core

订货

版本	商业级	工业级
导冷	QT7509RF-CC	QT7509RF-CI
风冷	QT7509RF-AC	QT7509RF-AC

板卡性能

TX 输出

- (1) 交流耦合；
- (2) 分辨率：10Bits；
- (3) 双发射器；
- (4) 最大可调谐发射器合成带宽：450MHz；
- (5) JESD204B 数据接口；
- (6) SSMC 连接器；

RX 输入

- (1) 交流耦合；
- (2) 双接收器；
- (3) 分辨率：12Bits；
- (4) 双输入共享观察接收器；
- (5) 最大接收器带宽：200MHz；
- (6) 最大观察接收器带宽：450MHz；
- (7) JESD204B 数据接口；
- (8) SSMC 连接器；

时钟

- (1) 支持内参考时钟 :30.72MHz，幅度 0.3~2.0Vp-p；
- (2) 支持外参考时钟 :10-1000MHz，幅度 0.3~2.0Vp-p；
- (3) 交流耦合；
- (4) SSMC 连接器；

FMC 接口

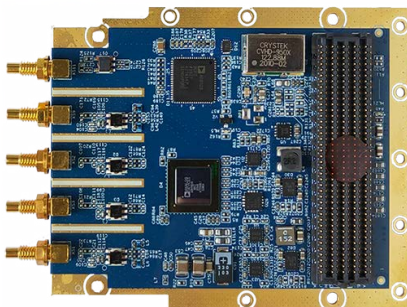
HPC: SEAM-40-03.5-S-10-2-A;

- (1) DP_C2M (0-3) ， LVDS 1.0V
- (2) DP_M2C (0-3) ， LVDS 1.0V
- (3) LA (00-26) ， LVDS 或者 LVCMOS 或者 LVTTTL
- (4) CLK (GBTCLK0,1; CLK1_C2M) ， LVDS 1.8V 或 2.5V

功耗

- (1) +12V: <1A;
- (2) +3.3V: <0.1A;
- (3) Vadj (+2.5V) :<0.2A;

原理图



前面板



前面板连接器描述

序号	连接器位号	信号	描述
1	XS1	TX 2	发射通道 2
2	XS3	RX 2	接收通道 2
3	XS2	RX 1	接收通道 1
4	XS9	TX 1	发射通道 1
5	XS11	CLK	外部参考时钟